

④ 日本国特許庁 (JP) ⑤ 特許出願公開  
 ⑥ 公開特許公報 (A) 昭64-55691

心志 G.1. 付別記号 厅内監理番号 ④公開 昭和64年(1989)3月2日  
 G 06 K 17/00 310 E-6711-5B  
 G 06 F 13/14 B-7737-5B  
審査請求 未請求 先明の致 I (全3頁)

④先明の名称 メモリカード装置

④特許 昭62-211996

④出願 昭62(1987)8月26日

④免 着 住 島 雄 大阪府門真市大字門真1006番地 松下電器産業株式会社内  
 ④免 着 末 岡 一 雄 大阪府門真市大字門真1006番地 松下電器産業株式会社内  
 ④出願人 松下電器産業株式会社 大阪府門真市大字門真1006番地  
 ④代理 人 弁理士 中尾 敏男 外1名

明細書

1. 発明の名称

メモリカード装置

2. 特許請求の範囲

コネクタを有するリーダライタと、周囲コネクタ端子に接続し使用されるメモリカードとから構成され、前記リーダライタのコネクタの一端に電位検出端子を設け、この電位検出端子に対応する周囲メモリカードのアース電位又は一定の電位を持つ端子に書き込み保護機能を備えず並接続シールドを備有する構成としたメモリカード装置。

3. 発明の詳細な説明

本発明は、書き込み保護機能を備えたメモリカード装置に関する。

欠点の説明

従来のメモリカード装置では、第4図に示すリーダライタ2内のCPU256の各端子とメモリカード1内のICメモリ3のアドレスバスア、データバス及び制御信号バスとをコネクタ20を介し

てつなぎデータの書き込み・読み出しを行っている。制御信号バスとしては、データセレクト信号を、アクトアンドトライニーブル信号10、ライドライニーブル信号11がある。書き込み保護機能を備えずしたメモリカード1内のライドトライニーブル信号11に書き込み保護用スイッチ301とブループラグ状状態302をもつける。書き込み保護用スイッチ301が“オフ”状態の時、CPU256からのライドトライニーブル信号11が常にメモリ3に送られる旨の書き込みが行われる。書き込み保護用スイッチ301が“オフ”状態の時、CPU256からの信号が遮断され、ブループラグ状態302はエラーフィードトライニーブル信号10には常に“...”レベルの状態に保たれ、書き込みが不可能となる。

発明が解決しようとする問題

このような従来の構成のメモリカード装置では、書き込み保護用スイッチ301をメモリカード1本体に備え付ける必要があり、メモリカード1の構成上スイッチ301の大まきの割合を受け荷物にすることが不可避である。本発明はかかる点に着目してされ

特開昭64-330211-1

元もので、簡単な構成で高靈のメモリカードを用いることができるメモリカード書き込み装置であることを目的とするものである。

#### 問題点を解決するための手段

本発明は上記問題点を解決するため、リードライタコネクタ部電位検出端子を設け、この電位検出端子に反応するメモリカードの端子をアース端位、または一定の電位を設定するとともに、この端子間に遮断性シールを接続するようとしたものである。

#### 作用

本発明は上記した構成により、メモリカードの端記端子に遮断性シールを接続せない場合、コネクタ部の電位検出端子と端子が接続状態にならず、自由にメモリカードが書き込みが行われる。メモリカードの端記端子に遮断性シールを接続した場合、メモリカードへの書き込みが不可能となる。

#### 実施例

第1図は本発明のメモリカード装置の一実施例を示すブロック図である。1はメモリカードである

へのデータの書き込みを不可能にする。第2図は本発明の制御回路を実現する一実施例である。CPUのライト・キープル信号11からの入力端子14に、ブルアップ抵抗15につながれた刀端子16と、ブルアップ抵抗17につながれた電位検出端子18を具備したスリーステイトバッファ18より構成される。メモリカード1の端子4と電位検出端子18が直接状態にある時、電位検出端子18は「ロウ」レベルになり、入力端子14から送られてきたライト・キープル信号11はそのまま刀端子16に由力され端子4とデータの書き込みが行われる。それに対し、端子4と電位検出端子18が接続されていない状態にある時、電位検出端子18はブルアップ抵抗17がエク・ハイ・レベルになり、出力端子16はハイ・ビーダンス状態になる。このハイ・ビーダンス状態とブルアップ抵抗17によりライト・キープル信号11は常に「ハイ」レベル状態で保たれデータの書き込みが不可能となる。第3図は本発明のメモリカードを実現する一実施例である。書き込

り、データの記憶を行うためにモリコム、アースと同電位の書き込み保護端子を端子4と端子5を具備する。スピリードライタで、アドレッサーステータバス8、チャップセレクト信号9、アクトブリティオーブル信号10、ライト・キープル信号11によりメモリカード1の信号を送るCPU6と、電位検出端子18の電圧レベルによりライト・キープル信号11の制御を行う制御回路10と、CPU6と制御回路10の信号を各端子端子コネクタ13を具備する。メモリカード1の端子4と端子5と遮断性シールが接続されていない場合、コネクタ13にメモリカード1をつないだ時、端子4と電位検出端子18は接続状態になり、制御回路10はその電位を読み取りCPU6からライト・キープル信号11をゼのまま出力としてメモリカード1が送る。これにより自由にデータの書き込みが行われる。これに対して、端子4と遮断性シールが接続されている場合、端子4と電位検出端子18が接続されていない状態になり、制御回路10はCPU6からのライト・キープル信号11を遮断しメモリカード

側面の端子を端子アースと同電位の端子4とデータの入出力を端子19を具備し、これらは、リードライタ2のコネクタ13につながれる。端子4と遮断性シール20が接続されていない場合は、データの書き込みが自由に行われ、接続されている場合は、データの書き込みが不可能となる。第3図は本発明のスリーステート端子用メモリカードを実現する一実施例である。

データの入出力を行うスリーステート端子19とアースと同電位のメモリカードケース21から構成されている。リードライタ2の電位検出端子のコネクタ部に対応する位置に遮断性シール20を接続することによりデータの書き込み保護の機能を実現する。

#### 実施の効果

以上述べてきたように、本発明によれば、メモリカード自体にスイッチを付ける必要がなく、おもて簡単な構成により、簡単のメモリカードで書き込みの保護を行うことができるものとなる。

4、簡単の簡単な説明

第1図は本発明の一実施例におけるメモリカード表示部を示すブロック図、第2図は同前記部回路の一実施例を示す回路図、第3図は同メモリカードの一実施例を示す回路図、第4図は後述のメモリカード回路を示すアーフォグ図である。

1…メモリカード、2…リードライタ、3…リードモータ、4…音波モード選択子、5…CPU、6…制御部、7…アドレスマスカル、8…データバス、9…チャップモード信号、10…アウトプットイネーブル信号、11…ライタインエーブル信号、12…電位検出子、13…ヨネクタ、14…入力端子、15…17…22…ブルアップ端子、16…内力端子、18…スリーステイドバックア、19…データの入出力を行う端子、20…遮蔽板シール、21…メモリカードケーブル。

代理人の氏名 齊藤士 中尾謙房 田中一

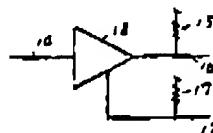
### 特開昭64-55691(3)

1…メモリカード	9…チップコレクタ端子
2…リードライタ	10…アットブリティーフラッシュ
3…ICメモリ	11…マ4トイネーブル端子
4…音波モード選択子	12…電位検出端子
5…CPU	13…ヨネクタ
6…制御部	14…内力端子
7…データバス	15…ブルアップ端子
9…チャップモード	16…音波端子
10…アドレスマスカル	17…データバス
11…ライタインエーブル	18…スリーステイドバックア

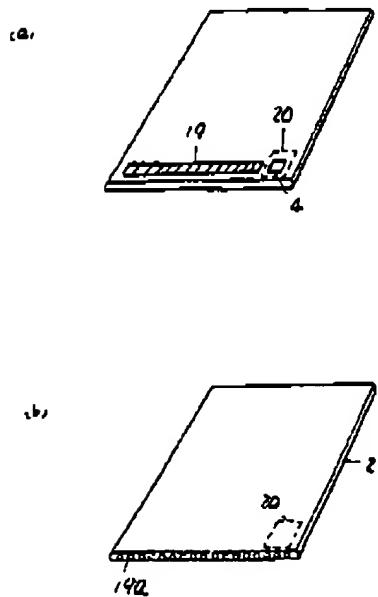
### 第1図



### 第2図



### 第3図



### 第4図



**SUZUYE & SUZUYE**

Jpn. Pat. KOKAI Publication No. 64-55691

Filing No.: 62-211996

Filing Date: August 26, 1987

Applicant: Matsushita Electric Industrial Co., Ltd.

KOKAI Date: March 2, 1989

Request for Examination: Not filed

Int.Cl.: G 06 K 17/00, G 06 F 12/14

---

{Specification}

1. Title of the Invention

Memory Card Device

2. What is claimed is:

A memory card device comprising a reader/writer which has a connector and a memory card which is utilized with the connector being attached thereto, wherein a potential detecting terminal is arranged in a region of the connector of the reader/writer, and an insulating seal which functions as write protection is adhered to a terminal of the memory card which corresponds to this potential detecting terminal and has a ground potential or a predetermined potential.

3. Detailed Description of the Invention

Field of Industrial Use

This invention relates to a memory card device having a write protection function.

Prior Art

## SUZUYE & SUZUYE

---

In a conventional memory card device, data is written and read out by connecting terminals of the CPU 5 of a reader/writer 2 with the address bus 7, data bus 8 and control signal bus of the IC memory 3 inside the memory card 1 via a connector 20, as shown in FIG. 4. The control signal bus may include a chip select signal 9, output enable signal 10, and write enable signal 11. A write protection switch 21 and a pull-up resistor 22 are provided in the write enable signal 11 in order to realize the write protection function. When the write protection switch 21 is ON, the write enable signal 11 is sent from the CPU 5 to the IC memory 3 so that data is allowed to be written in. When the write protection switch 21 is OFF, the signal from the CPU 5 is interrupted. Then, the write enable signal 11 is kept at a "high" level by the pull-up resistor 22, whereby data writing is prohibited.

### Objects of the Invention

The conventional memory card device with such a structure requires a write protection switch 21 to be arranged on the memory card 1, which restricts the thinning of the memory card due to its structure influenced by the size of the switch. The present invention has been made to solve this problem, and its object is to provide a memory card device with a simple structure for the use of a thin memory card.

### Means for Achieving the Objects

In order to solve the above problem, the present

## SUZUYE & SUZUYE

invention is designed to incorporate a potential detecting terminal in the connector of the reader/writer, set a terminal of the memory card that corresponds to this potential detecting terminal at the ground potential or a predetermined potential, and adhere an insulating seal to this corresponding terminal.

### Operation

With the foregoing structure, the present invention allows data to be written into the memory card when the insulating seal is not attached to the terminal of the memory card, since the terminal is connected to the potential detecting terminal of the connector unit. When the insulating seal is adhered to the terminal of the memory card, data can no longer be written into the memory card.

### Embodiments

FIG. 1 is a block diagram showing an embodiment of the memory card device of the present invention. Element 1 is a memory card which comprises an IC memory 3 for recording data and a terminal 4 having a potential the same as a ground potential to realize the write protection function. Element 2 is a reader/writer, having a CPU 5 which sends signals to the memory card 1 by use of an address bus 7, data bus 8, chip select signal 9, output enable signal 10, and write enable signal 11; a control circuit 6 which controls the write enable signal 11 by use of the voltage level of the potential detecting terminal

## SUZUYE &amp; SUZUYE

12; and a connector 13 which guides the signals from the CPU 5 and control circuit 6 to the corresponding units. When there is no insulating seal adhered to the terminal 4 of the memory card 1, the terminal 4 is in the state of being connected to the potential detecting terminal 12 at the time of the connector 13 brought into connection with the memory card 1. Thus, the control circuit 6 detects the potential, whereby the CPU 5 sends a write enable signal as an output signal to the memory card 1. As a result, data can be freely written in. On the other hand, when the insulating seal is attached to the terminal 4, the connection between the terminal 4 and the potential detecting terminal 12 is cut out. Hence, the control circuit 6 insulates the memory card 1 from the write enable signal 11 output from the CPU 5, thereby prohibiting data writing into the memory card 1. FIG. 2 shows an embodiment which realizes the control circuit of the present invention. This circuit is constituted of a three-state buffer 18 which comprises an input terminal 14 for the write enable signal 11 of the CPU 5, an output terminal 16 connected to a pull-up resistor 15 and a potential detecting terminal 12 connected to a pull-up resistor 17. When the terminal 4 of the memory card 1 is connected to the potential detecting terminal 12, the potential detecting terminal 12 is in a "low" level. The write enable signal 11 transferred through the input terminal 14 is thereby output from the output terminal 16 so that data writing is allowed. In

**SUZUYE & SUZUYE**

contrast, when the terminal 4 is not connected to the potential detecting terminal 12, the potential detecting terminal 12 is put into a "high" level by the pull-up resistor 17, which results in the output terminal 16 being in a high impedance state. This high impedance state and the pull-up resistor 15 both keep the write enable signal 11 in a "high" level and thereby prohibit data writing. FIG. 3a shows an embodiment which realizes the memory card of the present invention. It comprises a terminal 4 which has the same potential as the ground potential to function as write protection, and also a terminal 19 for inputting and outputting data, where both terminals are connected to the connector 13 of the reader/writer 2. Data writing is executed when an insulating seal 20 is not attached to the terminal 4, while data writing is prohibited when an insulating seal is attached. FIG. 3b illustrates an embodiment which realizes a memory card of the present invention for a two-piece type terminal.

The structure is constituted of a two-piece type terminal 19a which inputs/outputs data and a memory card case 21 which has the same potential as the ground potential. The function of data writing protection can be realized by adhering an insulating seal 20 to the memory card at a position corresponding to the connector section of the potential detecting terminal of the reader/writer.

**Advantages of the Invention**

As discussed above, the present invention does not

# SUZUYE & SUZUYE

necessitate a switch attached to a memory card. Hence, it realizes a thin memory card, with a remarkably simple structure, which can execute write protection.

#### 4. Brief Description of the Drawings

FIG. 1 is a block diagram which illustrates a memory card device according to an embodiment of the present invention; FIG. 2 shows a circuit diagram of a control circuit according to another embodiment thereof; FIG. 3 is a perspective view of a memory card according to still another embodiment thereof; and FIG. 4 shows a block diagram of a conventional memory card device.

1...memory card, 2...reader/writer, 3...IC memory, 4...terminal for realizing a write protection function, 5...CPU, 6...control circuit, 7...address bus, 8...data bus, 9...chip select signal, 10...output enable signal, 11...write enable signal, 12...potential detecting terminal, 13...connector, 14...input terminal, 15, 17, 22...pull-up resistors, 16...output terminal, 18...three-state buffer, 19...terminal for inputting/outputting data, 20...insulating seal, 21...memory card case

Agents: Patent Attorneys Toshio Nakao et al.

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

**BLACK BORDERS**

**IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

**FADED TEXT OR DRAWING**

**BLURRED OR ILLEGIBLE TEXT OR DRAWING**

**SKEWED/SLANTED IMAGES**

**COLOR OR BLACK AND WHITE PHOTOGRAPHS**

**GRAY SCALE DOCUMENTS**

**LINES OR MARKS ON ORIGINAL DOCUMENT**

**REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

**OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**